

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-051234
 (43)Date of publication of application : 15.02.2002

(51)Int.CI. H04N 5/21

(21)Application number : 2000-233334

(71)Applicant : SONY CORP

(22)Date of filing : 01.08.2000

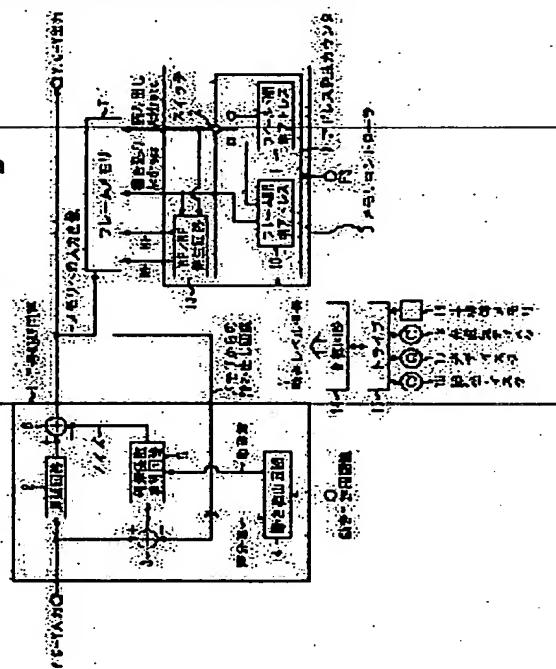
(72)Inventor : ARAKANAYA MOCHINORI

(54) APPARATUS AND METHOD FOR PROCESSING VIDEO SIGNAL AND RECORDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a noise reducer having high vertical resolution and hardly detectable motion blurring.

SOLUTION: The noise reducer is composed of a signal processing circuit 1 for removing a noise component from an inputted video signal, a frame memory 7 for temporarily holding the video signal from which the noise component is removed by the signal processing circuit 1, a memory controller 8 for controlling the write and read of the video signal to and from the frame memory 7, and a control circuit 13 for controlling the entire noise reducer.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

RIGHT AVAILABLE COR.

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-51234

(P2002-51234A)

(43)公開日 平成14年2月15日 (2002.2.15)

(51)Int.Cl.
H04N 5/21

識別記号

F I
H04N 5/21

テマコト[®] (参考)
B 5 C 0 2 1

審査請求 未請求 請求項の数 5 O.L. (全 7 頁)

(21)出願番号 特願2000-233334(P2000-233334)

(22)出願日 平成12年8月1日 (2000.8.1)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 現銀谷 以昇

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

(74)代理人 100082131

弁理士 稲本 義雄

Fターム(参考) 5C021 PA66 PA72 PA79 PA82 RA01

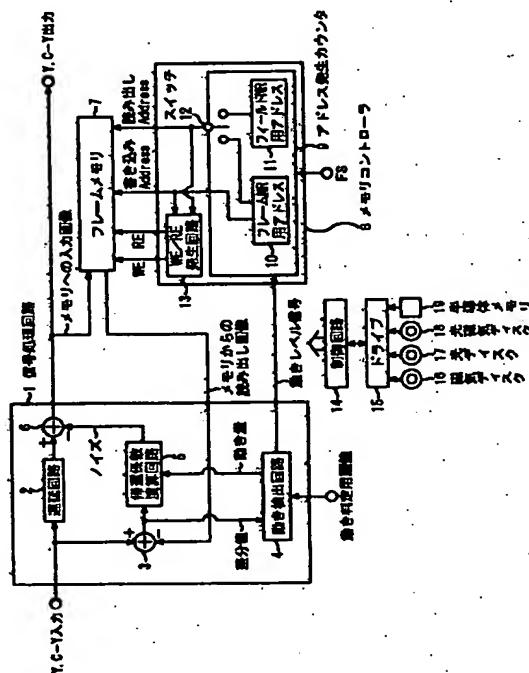
RB00 SA23 YA02

(54)【発明の名称】 映像信号処理装置および方法、並びに記録媒体

(57)【要約】

【課題】 垂直解像度が高く、かつ、動きぼけが検出され難いノイズレデューサを実現する。

【解決手段】 ノイズレデューサは、入力される映像信号からノイズ成分を除去する信号処理回路1、信号処理回路1によってノイズ成分が除去した映像信号を一時的に保持するフレームメモリ7、フレームメモリ7に対する映像信号の書き込みと読み出しを制御するメモリコントローラ8、および、ノイズレデューサの全体を制御する制御回路13から構成される。



【特許請求の範囲】

【請求項1】 映像信号からノイズ成分を除去する映像信号処理装置において、前記映像信号を記憶する記憶手段と、前記記憶手段が記憶している前記映像信号を第1の映像信号として読み出す読み出し手段と、入力された第2の映像信号と前記読み出し手段が読み出した前記第1の映像信号との差分値を演算する演算手段と、前記差分値に基づいて前記第2の映像信号の前記ノイズ成分を算出する算出手段と、

前記第2の映像信号から前記ノイズ成分を除去する除去手段と、前記差分値に基づいて前記第2の映像信号の動き量を検知する検知手段と、前記検知手段の検知結果に対応して、前記読み出し手段を制御する読み出し制御手段とを含むことを特徴とする映像信号処理装置。

【請求項2】 前記記憶手段は、フレームメモリであることを特徴とする請求項1に記載の映像信号処理装置。

【請求項3】 前記読み出し制御手段は、前記検知手段の検知結果に対応して、前記第2の映像信号より1フィールドだけ先行する前記映像信号、または前記第2の映像信号より2フィールドだけ先行する前記映像信号を、前記第1の映像信号として前記記憶手段から読み出すように前記読み出し手段を制御することを特徴とする請求項1に記載の映像信号処理装置。

【請求項4】 映像信号からノイズ成分を除去する映像信号処理装置の映像信号処理方法において、

フレームメモリが記憶している前記映像信号を第1の映像信号として読み出す読み出しステップと、入力された第2の映像信号と前記読み出しステップの処理で読み出された前記第1の映像信号との差分値を演算する演算ステップと、

前記差分値に基づいて前記第2の映像信号の前記ノイズ成分を算出する算出ステップと、前記第2の映像信号から前記ノイズ成分を除去する除去ステップと、

前記差分値に基づいて前記第2の映像信号の動き量を検知する検知ステップと、

前記検知ステップの処理での検知結果に対応して、前記読み出しステップの処理を制御する読み出し制御ステップとを含むことを特徴とする映像信号処理方法。

【請求項5】 映像信号からノイズ成分を除去する映像信号用のプログラムであって、

フレームメモリが記憶している前記映像信号を第1の映像信号として読み出す読み出しステップと、

入力された第2の映像信号と前記読み出しステップの処理で読み出された前記第1の映像信号との差分値を演算する演算ステップと、

前記差分値に基づいて前記第2の映像信号の前記ノイズ成分を算出する算出ステップと、前記第2の映像信号から前記ノイズ成分を除去する除去ステップと、前記差分値に基づいて前記第2の映像信号の動き量を検知する検知ステップと、前記検知ステップの処理での検知結果に対応して、前記読み出しステップの処理を制御する読み出し制御ステップとを含むことを特徴とするコンピュータが読み取り可能なプログラムが記録されている記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、映像信号処理装置および方法、並びに記録媒体に関し、例えば、映像信号からノイズ成分を除去する場合に用いて好適な映像信号処理装置および方法、並びに記録媒体に関する。

【0002】

【従来の技術】 映像信号からノイズを除去するノイズレデューサ(Noise Reducer)には、フレームメモリを用いるフレームノイズレデューサと、フィールドメモリを用いるフィールドノイズレデューサが存在する。

【0003】 図1は、フレームノイズレデューサのノイズ除去処理(以下、フレームNR処理と記述する)とフィールドノイズレデューサのノイズ除去処理(以下、フィールドNR処理と記述する)の相対的な長所と短所を示している。

【0004】 フレームNR処理は、フィールドNR処理に比較して垂直解像度が優れている。このことは、静止画像からノイズを除去する場合において、フィールドNR処理に対するフレームNR処理の長所である。

【0005】 しかしながら、動画像からノイズを除去する場合において、フレームNR処理は、垂直解像度が優れている分だけ、いわゆる「動きぼけ」を検出し易くなる短所がある。なお、フレームNR処理の動きぼけを小さくすることは可能であるが、そのようにした場合、ノイズ除去の効果が著しく低下してしまう。

【0006】

【発明が解決しようとする課題】 以上のように、従来のノイズレデューサにおいては、垂直解像度が高いことと、動きぼけを検出しないことを両立することができない課題があった。

【0007】 本発明はこのような状況に鑑みてなされたものであり、垂直解像度が高く、かつ、動きぼけが検出され難いノイズレデューサを実現することを目的とする。

【0008】

【課題を解決するための手段】 本発明の映像信号処理装置は、映像信号を記憶する記憶手段と、記憶手段が記憶している映像信号を第1の映像信号として読み出す読み出し手段と、入力された第2の映像信号と読み出し手段

が読み出した第1の映像信号との差分値を演算する演算手段と、差分値に基づいて第2の映像信号のノイズ成分を算出する算出手段と、第2の映像信号からノイズ成分を除去する除去手段と、差分値に基づいて第2の映像信号の動き量を検知する検知手段と、検知手段の検知結果に対応して、読み出し手段を制御する読み出し制御手段とを含むことを特徴とする。

【0009】前記読み出し制御手段には、検知手段の検知結果に対応して、第2の映像信号より1フィールドだけ先行する映像信号、または第2の映像信号より2フィールドだけ先行する映像信号を、第1の映像信号として記憶手段から読み出すように読み出し手段を制御するようにすることができる。

【0010】本発明の映像信号処理方法は、フレームメモリが記憶している映像信号を第1の映像信号として読み出す読み出しステップと、入力された第2の映像信号と読み出しステップの処理で読み出された第1の映像信号との差分値を演算する演算ステップと、差分値に基づいて第2の映像信号のノイズ成分を算出する算出ステップと、第2の映像信号からノイズ成分を除去する除去ステップと、差分値に基づいて第2の映像信号の動き量を検知する検知ステップと、検知ステップの処理での検知結果に対応して、読み出しステップの処理を制御する読み出し制御ステップとを含むことを特徴とする。

【0011】本発明の記録媒体のプログラムは、フレームメモリが記憶している映像信号を第1の映像信号として読み出す読み出しステップと、入力された第2の映像信号と読み出しステップの処理で読み出された第1の映像信号との差分値を演算する演算ステップと、差分値に基づいて第2の映像信号のノイズ成分を算出する算出ステップと、第2の映像信号からノイズ成分を除去する除去ステップと、差分値に基づいて第2の映像信号の動き量を検知する検知ステップと、検知ステップの処理での検知結果に対応して、読み出しステップの処理を制御する読み出し制御ステップとを含むことを特徴とする。

【0012】本発明の映像信号処理装置および方法、並びに記録媒体のプログラムにおいては、記憶されている映像信号が第1の映像信号として読み出され、入力された第2の映像信号と読み出された第1の映像信号との差分値が演算され、差分値に基づいて第2の映像信号のノイズ成分を算出され、第2の映像信号からノイズ成分が除去される。また、差分値に基づいて第2の映像信号の動き量が検知される。さらに、検知結果に対応して、第1の映像信号の読み出しが制御される。

【0013】

【発明の実施の形態】本発明の一実施の形態であるノイズレデューサについて説明する。このノイズレデューサは、入力されるインタース方式の映像信号（輝度信号（Y）および色差信号（C-Y））が静止画像である場合、ユーザの選択に対応してフレームNR処理またはフィールド

NR処理を実行し、動画像である場合、その動き量に対応してフレームNR処理またはフィールドNR処理を適応的に切り替えて実行するものである。

【0014】図2は、本発明の一実施の形態であるノイズレデューサの構成例を示している。ノイズレデューサは、入力される映像信号からノイズ成分を除去する信号処理回路1、信号処理回路1によってノイズ成分が除去した映像信号を一時的に保持するフレームメモリ7、フレームメモリ7に対する映像信号の書き込みと読み出しを制御するメモリコントローラ8、および、ノイズレデューサの全体を制御する制御回路13から構成される。

【0015】信号処理回路1は、入力端子からのインターレース方式の映像信号を所定の時間（加算器3、動き検出回路4、および帰還係数演算回路5の処理を要する時間）だけ遅延して加算器6に出力する遅延回路2、外部から入力される映像信号とフレームメモリ7から供給される映像信号との差分信号を演算して動き検出回路4および帰還係数演算回路5に出力する加算器3、加算器3からの差分信号に基づき、映像信号の動き量を検出して帰還係数演算回路5に出力し、また、動き量と動き判定用閾値と比較して、比較結果を動きレベル信号としてメモリコントローラ8に出力する動き検出回路4、加算器3からの差分信号と動き検出回路4からの動き量に基づいてノイズ成分を検出し、加算器6に出力する帰還係数演算回路5、遅延回路2から入力される映像信号から帰還係数演算回路5から入力されるノイズ成分を減算してフレームメモリ7および出力端子に出力する加算器4から構成される。

【0016】メモリコントローラ8は、フレームメモリ7に入力される画像信号が第1フィールドであるか第2フィールドであるかを示す信号FSに対応して、フレームメモリ7に対する映像信号の書き込みアドレスおよび読み出しアドレスを発生してフレームメモリ7に供給するアドレス発生カウンタ9、および、書き込みのタイミングを指示する書き込み信号（WE）と読み出しのタイミングを指示する読み出し信号（RE）をフレームメモリ7に出力するWE/RE発生回路12から構成される。

【0017】アドレス発生カウンタ9はさらに、書き込みアドレスをフレームメモリ7に供給し、フレームNR処理用の読み出しアドレスをスイッチ12に供給するフレームNR用アドレス発生回路10、フィールドNR処理用の読み出しアドレスをスイッチ12に供給するフィールドNR用アドレス発生回路11、およびスイッチ12から構成され、動き検出回路4からの動きレベル信号に対応してスイッチ12を切り替え、フレームNR処理用またはフィールドNR処理用の読み出しアドレスをフレームメモリ7に供給する。

【0018】制御回路14は、ドライブ15を制御して、磁気ディスク16、光ディスク17、光磁気ディス

ク18、または半導体メモリ19に記憶されている制御用プログラムを読み出し、読み出した制御用プログラムおよびユーザの操作に基づいて、ノイズレデューサの全体を制御する。

【0019】当該ノイズレデューサの動作について説明する。

【0020】始めに、静止画像に対するフィールドN.R.処理について説明する。なお、入力される映像信号が静止画像であること、および、静止画像に対してフィールドN.R.処理を施すことは、予め設定されているものとする。

【0021】信号処理回路1において、加算器3は、入力端子からの静止画像（N番目のフィールド画像とする）の映像信号から、フレームメモリ7から読み出された1フィールド分だけ先行する静止画像（いまの場合、N-1番目のフィールド画像）の映像信号を減算し、得られたフィールド差分信号を帰還係数演算回路5に出力する。帰還係数演算回路5は、フィールド差分信号をノイズと信号成分に分離、整形し、得られたノイズ成分を加算器6に出力する。

【0022】一方、遅延回路2は、加算器3および帰還係数演算回路5が上述したような処理を実行している間、入力端子からの静止画像（N番目のフィールド画像）の映像信号を遅延させて加算器6に出力する。加算器6は、遅延回路2から入力された静止画像の映像信号から、帰還係数演算回路5から入力されたノイズ成分を減算し、ノイズが除去された映像信号を出力端子およびフレームメモリ7に出力する。

【0023】フレームメモリ7に入力された映像信号は、図3に示すようなメモリコントローラ8の制御タイミングによって書き込まれ、1フィールド分だけ後のフィールド画像（いまの場合、N+1番目のフィールド画像）の映像信号が入力されたとき、読み出されて加算器3に出力される。

【0024】ここで、図3（A）は、入力された映像信号のVパルス（垂直帰線信号）を示している。図3（B）は、フレームメモリ7に対して書き込みタイミングを指示する書き込み信号（WE）を示している。図3（E）は、フレームメモリ7に対して読み出しタイミングを指示する読み出し信号（RE）を示している。

【0025】次に、静止画像に対するフレームN.R.処理について説明する。なお、入力される映像信号が静止画像であること、および、静止画像に対してフレームN.R.処理を施すことは、予め設定されているものとする。

【0026】信号処理回路1において、加算器3は、入力端子からの静止画像（N番目のフィールド画像とする）の映像信号から、フレームメモリ7から読み出された1フレーム分だけ先行する静止画像（いまの場合、N-2番目のフィールド画像）の映像信号を減算し、得られたフレーム差分信号を帰還係数演算回路5に出力す

る。帰還係数演算回路5は、フレーム差分信号をノイズと信号成分に分離、整形し、得られたノイズ成分を加算器6に出力する。

【0027】一方、遅延回路2は、加算器3および帰還係数演算回路5が上述したような処理を実行している間、入力端子からの静止画像（N番目のフィールド画像）の映像信号を遅延させて加算器6に出力する。加算器6は、遅延回路2から入力された静止画像の映像信号から、帰還係数演算回路5から入力されたノイズ成分を減算し、ノイズが除去された映像信号を出力端子およびフレームメモリ7に出力する。

【0028】フレームメモリ7に入力された映像信号は、図4に示すようなメモリコントローラ8の制御タイミングによって書き込まれ、1フレーム分だけ後のフィールド画像（いまの場合、N+2番目のフィールド画像）の映像信号が入力されたとき、読み出されて加算器3に出力される。

【0029】ここで、図4（A）は、入力された映像信号のVパルス（垂直帰線信号）を示している。図4（B）は、フレームメモリ7に対して書き込みタイミングを指示する書き込み信号（WE）を示している。図4（E）は、フレームメモリ7に対して読み出しタイミングを指示する読み出し信号（RE）を示している。

【0030】次に、動画像の動き量に対応してフィールドN.R.処理とフレームN.R.処理を適応的に切り替えて実行する適応N.R.処理について、図5のフローチャートを参照して説明する。なお、当該ノイズレデューサに入力される映像信号が動画像であることは、予め設定されているものとする。また、入力される1番目のフィールド画像は、先行する画像がフレームメモリ7に書き込まれていないのでノイズ除去は施されずにフレームメモリ7に書き込まれる。

【0031】ステップS1において、入力端子から入力されたフィールド画像よりも1フレーム分（2フィールド分）だけ先行するフィールド画像がフレームメモリ7に書き込まれているか否かが判定され、1フレーム分だけ先行するフィールド画像がフレームメモリ7に書き込まれていないと判定された場合、1フレーム分だけ先行するフィールド画像を用いるフレームN.R.処理をまだ実行することができないので、ステップS3に進む。

【0032】ステップS3において、入力端子から入力されたフィールド画像に対してフィールドN.R.処理が施される。具体的には、加算器3は、入力端子から入力されたN番目のフィールド画像の映像信号から、フレームメモリ7から読み出された1フィールドだけ先行するN-1番目のフィールド画像を減算し、得られたフィールド差分信号（差分値）を動き検出回路4および帰還係数演算回路5に出力する。動き検出回路4は、加算器3からの差分信号に基づき、映像信号の動き量を検出して帰還係数演算回路5に出力する。また、動き検出回路4

は、検出した動き量と動き判定用閾値と比較し、動き量が動き判定用閾値以上である場合、動きレベル信号としてHighを、反対に、動き量が動き判定用閾値未満である場合、動きレベル信号としてLowをメモリコントローラ8に出力する。

【0033】一方、遅延回路2は、加算器3、動き検出回路4、および帰還係数演算回路5が上述したような処理を実行している間、入力端子からのN番目のフィールド画像の映像信号を遅延させて加算器6に出力する。加算器6は、遅延回路2から入力されたフィールド画像の映像信号から、帰還係数演算回路5から入力されたノイズ成分を減算し、ノイズが除去された映像信号を出力端子およびフレームメモリ7に出力する。

【0034】その後、入力端子から次のフィールド画像が入力された場合、処理はステップS1に戻る。ステップS1において、1フレーム分だけ先行するフィールド画像がフレームメモリ7に書き込まれていると判定された場合、ステップS2に進む。

【0035】ステップS2において、メモリコントローラ8のアドレス発生カウンタ9は、動き検出回路4からの動きレベル信号がHighであるかLowであるかを判定し、動きレベル信号がLowであると判定した場合、メモリコントローラ8は、スイッチ12をフレームNR用アドレス発生回路10側に切り替える。これにより、図6に示すように、フレームメモリ7からは、入力端子に入力されたフィールド画像よりも1フレーム(2フィールド)だけ先行したフィールド画像が読み出され、加算器3に供給されることになる。処理は、ステップS4に進む。

【0036】ステップS4において、入力されたフィールド画像に対してフレームNR処理が施される。具体的には、加算器3が、入力端子から入力されたN番目のフィールド画像の映像信号から、フレームメモリ7から読み出された1フレーム(2フィールド)だけ先行するN-2番目のフィールド画像を減算し、得られたフレーム差分信号(差分値)を動き検出回路4および帰還係数演算回路5に出力する。動き検出回路4は、加算器3からの差分信号に基づき、映像信号の動き量を検出して帰還係数演算回路5に出力する。また、動き検出回路4は、検出した動き量と動き判定用閾値と比較し、動き量が動き判定用閾値以上である場合、動きレベル信号としてHighを、反対に、動き量が動き判定用閾値未満である場合、動きレベル信号としてLowをメモリコントローラ8に出力する。

【0037】一方、遅延回路2は、加算器3、動き検出回路4、および帰還係数演算回路5が上述したような処理を実行している間、入力端子からのN番目のフィールド画像の映像信号を遅延させて加算器6に出力する。加算器6は、遅延回路2から入力されたフィールド画像の映像信号から、帰還係数演算回路5から入力されたノイ

ズ成分を減算し、ノイズが除去された映像信号を出力端子およびフレームメモリ7に出力する。

【0038】その後、入力端子から次のフィールド画像が入力された場合、処理はステップS1に戻り、それ以後の処理が繰り返される。

【0039】なお、ステップS2において、動きレベル信号がHighであると判定した場合、スイッチ12をフィールドNR用アドレス発生回路11側に切り替える。これにより、図6に示すように、フレームメモリ7からは、入力端子に入力されたフィールド画像よりも1フィールドだけ先行したフィールド画像が読み出され、加算器3に供給されることになる。処理は、ステップS3に進む。

【0040】以上説明したように、ステップS1乃至S4の処理は、入力端子にフィールド画像が入力される毎に実行され、ノイズレデューサの電源が遮断される間で繰り返される。

【0041】このような適応NR処理によって、ノイズレデューサは、入力される動画像の動き量が大きい場合には、動きぼけを検出し難いフィールドNR処理を施すことが可能となり、入力される動画像の動き量が小さい場合には、垂直解像度が高いフレームNR処理を施すことが可能となる。

【0042】なお、図6は、適応NR処理におけるメモリコントローラ8によるフレームメモリ7の書き込み制御および読みだし制御のタイミングを示した図であり、同図によれば、動きレベル信号がLowであるときにはフレームNR処理が実行され、動きレベル信号がHighであるときにはフィールドNR処理が実行されることがわかる。

【0043】ところで、上述した一連の処理は、ハードウェアにより実行させることもできるが、ソフトウェアにより実行させることもできる。一連の処理をソフトウェアにより実行させる場合には、そのソフトウェアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、記録媒体からインストールされる。

【0044】この記録媒体は、図2に示すように、コンピュータとは別に、ユーザーにプログラムを提供するため配布される、プログラムが記録されている磁気ディスク16(フロッピディスクを含む)、光ディスク17(CD-ROM(Compact Disc-Read Only Memory)、DVD(Digital Versatile Disc)を含む)、光磁気ディスク18(MD(Mini Disc)を含む)、もしくは半導体メモリ19などよりなるパッケージメディアにより構成されるだけでなく、コンピュータに予め組み込まれた状態でユーザーに提供される、プログラムが記録されているROMやハードディスクなどで構成される。

【0045】なお、本明細書において、記録媒体に記録されるプログラムを記述するステップは、記載された順序に従って時系列的に行われる処理はもちろん、必ずしも時系列的に処理されなくとも、並列的あるいは個別に実行される処理をも含むものである。

【0046】また、本明細書において、システムとは、複数の装置により構成される装置全体を表すものである。

【0047】

【発明の効果】以上のように、本発明の映像信号処理装置および方法、並びに記録媒体のプログラムによれば、入力された第2の映像信号と読み出した第1の映像信号との差分値を演算し、差分値に基づいて第2の映像信号の動き量を検知し、検知結果に対応して、第1の映像信号の読み出しを制御するようにしたので、垂直解像度が高く、かつ、動きぼけが検出し難いノイズレデューサを実現することが可能となる。

【図面の簡単な説明】

【図1】フレームNR処理とフィールドNR処理の相対的な長所と短所を示す図である。

* 【図2】本発明の一実施の形態であるノイズレデューサの構成例を示すブロック図である。

【図3】静止画像に対してフィールドNR処理を施す処理を説明するための図である。

【図4】静止画像に対してフレームNR処理を施す処理を説明するための図である。

【図5】動画像に対する適応NR処理を説明するフローチャートである。

【図6】動画像に対する適応NR処理を説明するための図である。

10 図である。

【符号の説明】

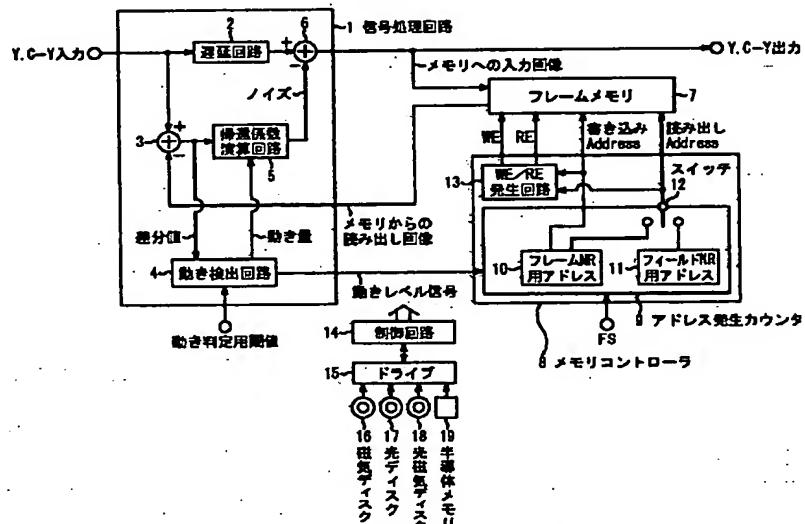
1 信号処理回路、 2 遅延回路、 3 加算器、
4 動き検出回路、 5 帰還係数演算回路、 6 加算器、 7 フレームメモリ、 8 メモリコントローラ、 9 アドレス発生カウンタ、 10 フレームNR用アドレス発生回路、 11 フィールドNR用アドレス発生回路、 12 スイッチ、 13 WE/RE発生回路、 14 制御回路、 16 磁気ディスク、 17 光ディスク、 18 光磁気ディスク、 19 半導体メモリ

*20 半導体メモリ

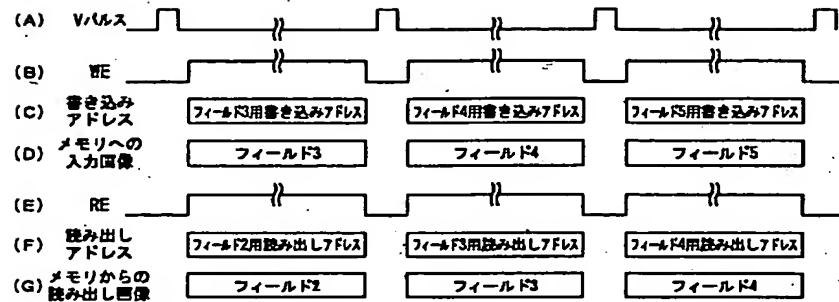
【図1】

	フレームNR処理	フィールドNR処理
動きボケ	×	○
垂直解像度	○	×

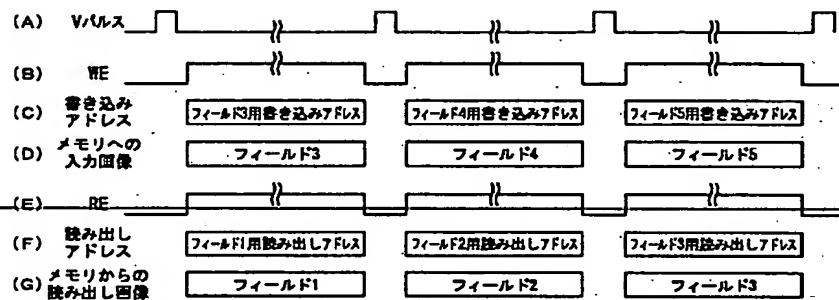
【図2】



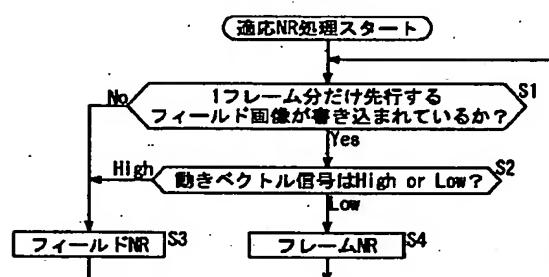
【図3】



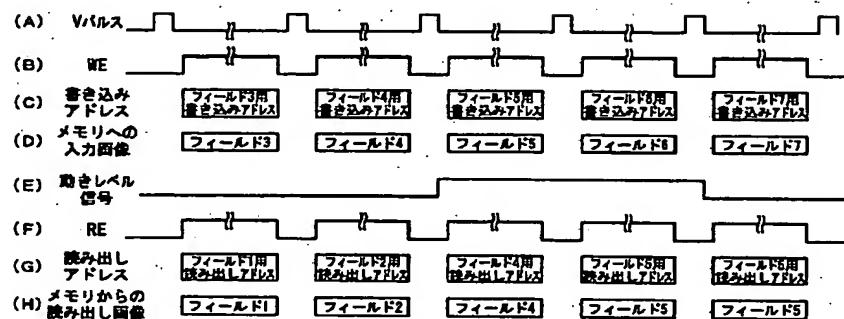
【図4】



【図5】



【図6】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.